

## Virtuoso Schematic Editor

快速而简单的设计输入

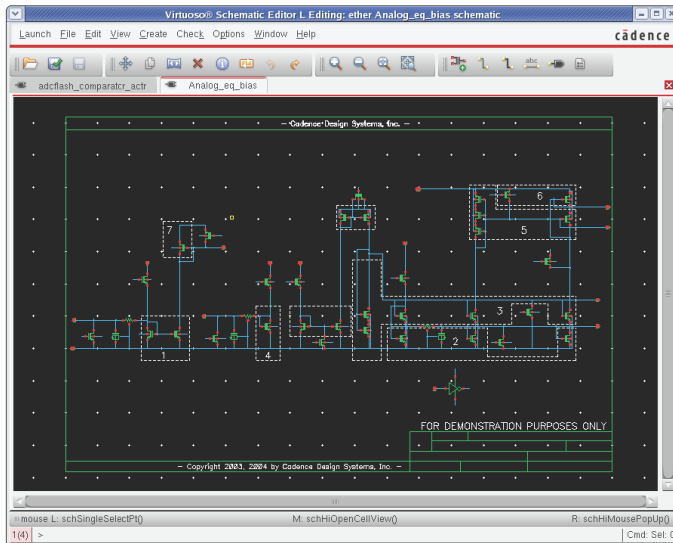


Figure 1: Virtuoso Schematic Editor L

Virtuoso 原理图编辑器提供复杂的性能，加快设计输入，即便是最大、最复杂的定制设计。

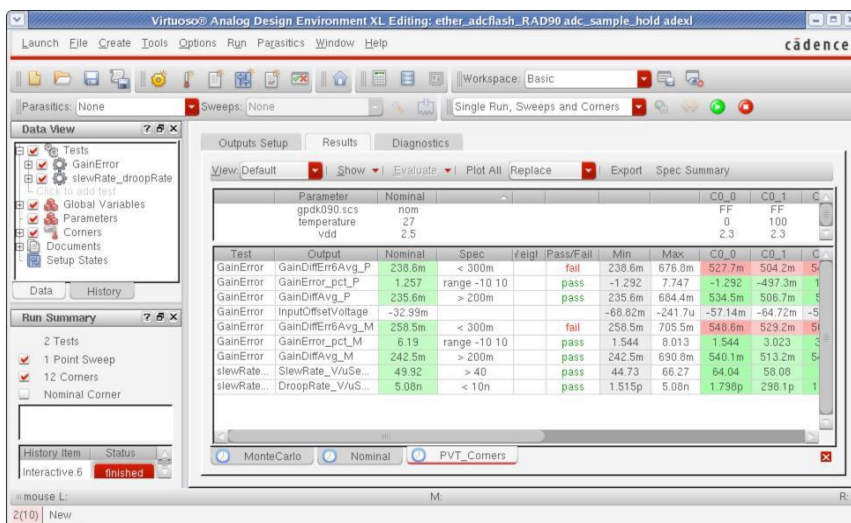
Cadence® Virtuoso®原理图编辑器提供多种功能，促进快速而轻松的设计输入，包括能够将普通任务加快最多5倍的设计辅助。定义明确的元件库能够在门级与晶体管级进行更快的设计。精密的引线布线功能可以在互相连接的器件中进一步提供辅助。对于更大更复杂的设计，Virtuoso 原理图编辑器不仅支持多页设计，也提供了层级式设计的能力，对于使用的层数没有限制。层级式编辑器使得层级式设计易于穿越，而且自动保证所有连接在设计中得到精确地维持。

特性/优点

- 将通用设计输入任务加快5倍（GXL）
- 能够为原理图增加设计约束，维持一致性，并保持设计师对于设计主要部件的意图。
- 简化多种测试多种条件的开发，确认设计与目标规格对比度性能。
- 允许高级用户迅速执行命令，使用用户可编程的绑定键与目标感知的弹出菜单，显示相关的操作。

## Virtuoso Analog Design Environment

定制IC的最高级仿真环境



Virtuoso Analog Design Environment XL: Mult-test Environment

Virtuoso 模拟设计环境为快速而精确度验证提供了高级设计仿真环境

Cadence® Virtuoso® 模拟设计环境是为了帮助用户建立易于生产的设计而设计的，是Virtuoso 平台的高级设计与模拟环境。它让设计师能够使用一种全新的寄生评估法，将流程与优化算法相对比，帮助设计更好地集中，实现成品率提升与高级匹配和灵敏性分析。通过支持多种设计与其目标规格的广泛摸索，Virtuoso 模拟设计环境建立了高速和精确设计规格的标准。此外，它可以结合Cadence Allegro®平台中使用的高级定制IC 环境，用于建立系统级封装（SiP）设计。

特性/优点

- 通过一个不受仿真器影响的环境缩短学习时间。
- 在脚本驱动的模式中实现效率最大化。
- 使用多种内置的模拟分析工具加快调试过程。
- 通过预寄生与后寄生提取设计的简单对比提高设计准确性。
- 通过可以清楚看到的舱体迅速找到电路问题。

## Virtuoso Multi-Mode Simulation

独特的共享授权方式，完整设计与验证解决方案

	L	XL	GXL
Virtuoso APS 仿真器	大型复杂模拟/射频和混合信号模块与子系统的 SPICE 仿真 模拟/射频与混合信号的后版图验证 多核电脑上的多线程应用		
Virtuoso Spectre 仿真器	模拟/复合信号 模块设计 全面分析	射频分析验证 MATLAB 界面 Turbo 功能	Turbo 后版图验证 射频 Turbo 功能
Virtuoso Ultrasim 全芯片仿真器	模拟/混合信号 验证	全芯片验证 · 定制数字 · 后版图 · 可靠性分析	
Virtuoso AMS Designer 模拟仿真	Virtuoso AMS Designer 具有灵活的模拟引擎配置方案：	Virtuoso AMS Designer 具有灵活的模拟引擎配置方案：	
	Virtuoso Spectre L 或 Virtuoso Ultrasim L	Virtuoso Spectre XL 或 Virtuoso Ultrasim XL	

Cadence® Virtuoso Multi-Mode Simulation 可以满足设计师在设计周期中逐步推进的过程中不断变化的仿真需要——从结构探索到模拟和射频模块级开发，再到最终模拟与混合信号全芯片验证。

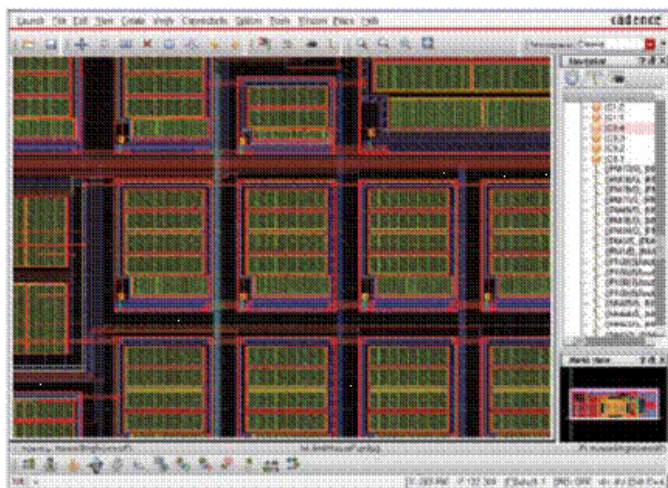
Cadence Virtuoso Multi-Mode Simulation 是一种全面的设计与验证解决方案，在一个独有的共享授权包中包含了SPICE、射频、FastSPICE 与混合信号仿真器。这种独特的环境不仅有助于模拟、射频、存储器、定制 数字与混合信号SoC 的设计与验证，也可以满足所有应用IC 的仿真需要。

特性/优点

- 使用所有仿真器共享并且获得所有晶圆厂工艺设计工具包支持的精确器件仿真模型，提高设计质量。
- 所有引擎采用共同的语法，在设计领域间移动时所需的转化工作降到最低。
- 支持紧凑的Virtuoso Analog Design Environment（拥有通用模型、交叉探测、反标注功能）确保迅速采用。
- 同时支持紧凑的Incisive 逻辑设计环境界面（拥有通用模型、调试、波形图浏览和语言支持）

## Virtuoso Layout Suite 快速版图设计

Virtuoso 版图套件自动进行模块认证，精确定制设计加快产品上市



作为Cadence® Virtuoso®平台的高端定制模块认证物理版图工具，Cadence Virtuoso 版图套件支持定制设备、单元与模块级的数字、混合信号与模拟设计。它的高级功能包括自动加快定制模块认证，以及业界领先的 Cadence 空间型布线技术，在互动与自动布线的过程中自动执行65/45 纳米工艺与设计规则。与Virtuoso 平台的其他组件配合使用，Virtuoso 版图套件能够创建快速而硅精确度独特定制芯片。

### VIRTUOSO定制设计平台XL的特性

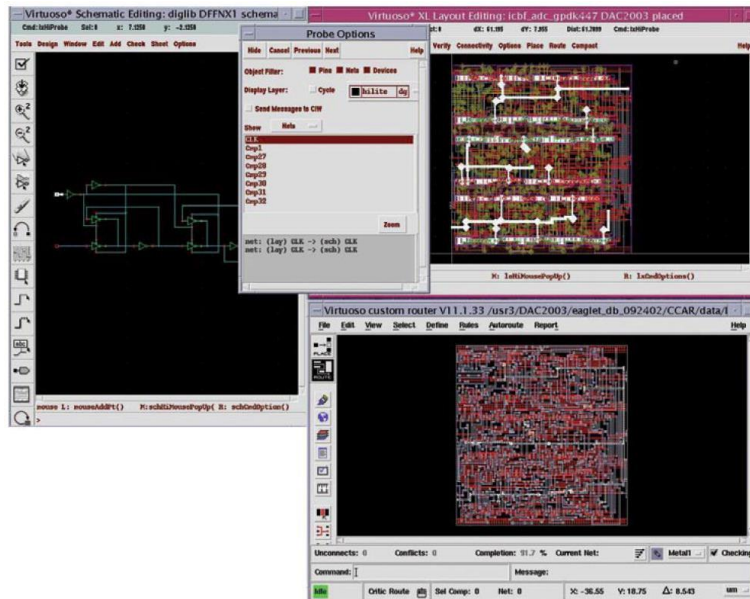
	VIRTUOSO原理图编辑器XL	VIRTUOSO模拟设计环境XL	VIRTUOSO版图套件XL
新的通用操作台	X	X	X
新的图标风格	X	X	X
多标签页支持	X	X	X
书签与历史	X	X	X
更新的下拉式菜单	X	X	X
Window Config支持	X	X	X
World View帮助	X		X
搜索助手	X		X
属性编辑器助手	X		X
导航助手	X		X
约束浏览器	X		X
设计浏览器	X		X
单一测试平台		X	
简单参数化分析		X	
器件检查		X	
全局变量支持		X	
更新的Wavescan		X	
新的计算器		X	
仿真器支持：Virtuoso 多模式仿真、HSPICE		X	
基本多边形编辑			X
Q-Cells			X
DRD编辑			X
约束浏览器			X
搜索助手			X
属性编辑器助手			X

#### 特性/优点

- 在器件、单元与模块级加快定制数字、混合信号与模拟设计的物理版图。
- 支持约束与原理图驱动的物理实现。
- 本地的Cadence 空间式布线技术在单个公共的舱体内提供对称与差异化布线。
- 在用户提交原理图或版图，或者执行之前可能需要P-cell 评估的任何活动时，快速Pcell 功能可以将性能提高10 倍。
- 提供高级节点工艺与设计规则的约束驱动执行。

## Virtuoso Chip Assembly Router

自动布线，提高效率与设计质量



Virtuoso 芯片装配布线器将设计层级中任何一个层面的定制IC 全面自动布线

Cadence® Virtuoso®芯片装配布线器是Virtuoso 平台的定制模块与芯片认证布线工具。作为一个约束与设计 规则驱动的互动式全面自动化、基于形状的布线器，它支持模块认证与芯片认证解决方案，面向定制数字、混合信号与模拟设计，包括任何一个层级——晶体管、单元、模块和芯片，以及高级芯片互联。

特性/优点

- 在互动与自动布线的过程中，通过复杂的约束与工艺规则的规范与保持提高效率与设计质量。
- 使用互动式推挤、多线网/总线、功率、屏蔽、差分对、长度与串扰等高级功能简化布线过程。
- 直观易用的界面，有菜单、指令与行为文件使用选项。