



Allegro PCB 盲埋孔设置

在多层 PCB 中，过孔仅仅是在层与层之间产生信号连接的方法，正确的使用过孔 (VIA) 能够优化走线。在高密度板中，过孔 (VIA) 的尺寸非常重要哦。小尺寸过孔 (VIA) 可以增加走线的空间和增加放置器件的空间。

通孔当中运用最频繁的就是过孔 (VIA)。在实际走线中，在 PCB 中没有正确的走线和放置器件之前，过孔 (VIA) 其实已经占用了许多区域。需要注意的是，如果在 FPGA 封装里使用过孔 (VIA)，过孔的矩阵将在 PCB 反面形成，这样会限制走线和放置器件的空间。

如果你想优化 PCB 板上的走线和增加放置器件的空间，使用下面两种过孔 (VIA) 技术或许有用：

1) 盲孔 (Micro Blind Via)：盲孔的作用是将 PCB 临近层连接起来，对于 FPGA 封装来说盲孔有更多的布线空间。另外，由于盲孔不会像普通过孔 (VIA) 从一面穿透到另一面，所以盲孔还可以给顶层和底层的器件提供更大的摆放空间。盲孔的形成一般是激光钻孔。

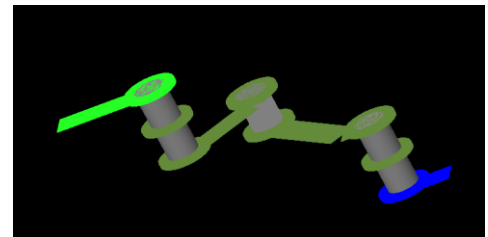
2) 埋孔 (Buried Via)：埋孔的作用是将 PCB 内层合内层之间连接起来，将过孔 (VIA) 埋在 PCB 表层下面。

埋孔可以让过孔 (VIA) 全部埋在内层，给 PCB 表层最大的布线空间和最宽松的器件摆放空间，而且还可以避免 Stub 的形成，我们都知道 Stub 的形成会造成信号线上串上了一个电容，会使上升沿变慢，这个肯定是我们不愿意见到的，具体研究 Stub 我们后面再详细讨论。

下面我们就来讨论下在 Allegro 中制作使用盲埋孔。

一、盲埋孔

盲埋孔是为了在设计高速高密度的 PCB 时为了减少 VIA 的 stub 同时也为了增加 VIA 未使用到的层的走线空间而设计的一种过孔加工工艺，以下为盲埋孔的 3D 视图。



图中右侧第一个过孔是从 TOP 层到第三层，第二个过孔是中第三层到第四层，第三个过孔是从第四层到第六层。

其中两侧的过孔为盲孔，中间的过孔为埋孔。

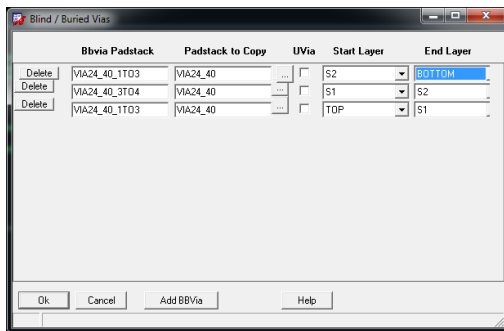
下图为例板的层叠结构

	Subclass Name	Type
1		SURFACE
2	TOP	CONDUCTOR
3		DIELECTRIC
4	GND	PLANE
5		DIELECTRIC
6	S1	CONDUCTOR
7		DIELECTRIC
8	S2	CONDUCTOR
9		DIELECTRIC
10	POWER	PLANE
11		DIELECTRIC
12	BOTTOM	CONDUCTOR
13		SURFACE

比较上面两图可以理解三个 VIA 的连接结构（这样的连接仅只是作为例子演示盲埋孔的 3D 结构，实际连接从 TOP 到 BOTTOM 只需要一个通孔即可，无需三个盲埋孔）。

二、定义盲埋孔

通过上面的截图应该已经对盲埋孔有了直观的概念，那么下面来看下怎么定义盲埋孔，第一步中有层叠结构的截图，记住自己板子的层叠结构，方便下面定义盲埋孔。运行菜单“Setup-B/B Vias Definitions-Define B/B Vias”，弹出如下菜单，一般默认只有一个盲埋孔，可以点击下面的“Add BBVia”来添加盲埋孔。



图中 Bbvia Padstack 是盲埋孔的名字，定义一个能通过名字识别盲埋孔尺寸及结构的名字，例如图中第一个盲埋通过名字我们大概知道这是个钻孔 24、焊

盘 40、从第一层到第三层的盲埋孔，依次添加从从第三层到第四层，第一层到第三层的盲埋孔。添加完成点击 OK。

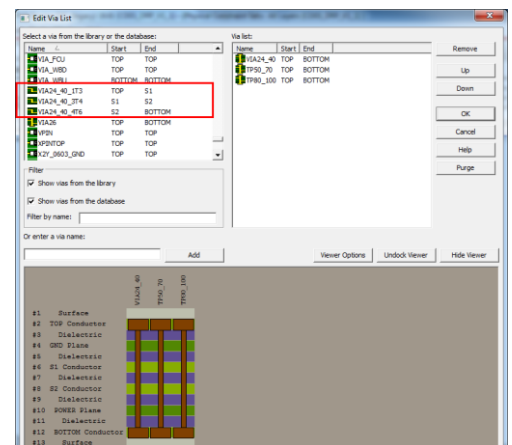
Padstack to Copy 定义我们使用哪个过孔的物理尺寸作为定义盲埋孔的参考，定义的盲埋孔将使用 Padstack to Copy 选择的过孔的焊盘尺寸、Soldermask 等信息。

Start layer 与 End layer 盲埋孔开始于哪一层，在哪一层结束。

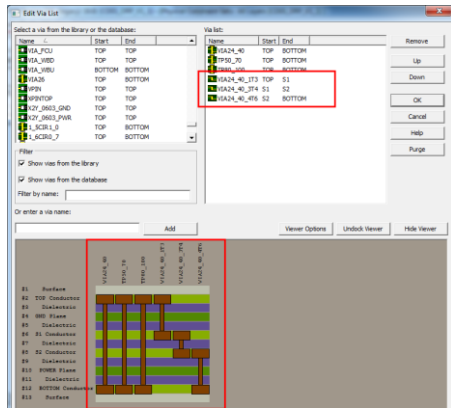
三、将盲埋孔加入走线约束

打开约束管理器，找到 Physical 约束工作页，找到 default 约束，子 Vias 列与 default 交叉的位置点击，弹出过孔设置的对话框

Objects	Differential Pair					Vias
	Min. Line Space	Primary Gap	Back Gap	Cu Tolerance	L Tolerance	
Type S	mm	mm	mm	mm	mm	
Dem S1	0.0000	0.0000	0.0000	0.0000	0.0000	VIA24_40TP56_761288
PCS	DEFAULT	0.0000	0.0000	0.0000	0.0000	VIA24_40TP56_761288



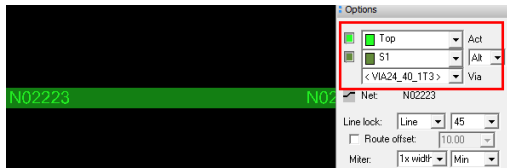
在左侧可以找到我们定义的盲埋孔，逐个双击将三个盲埋孔移动到右侧使用过孔列表中，在下面的示意图中可以看到我们添加的过孔结构。



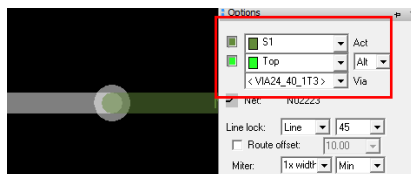
点击 OK 结束过孔定义。

四、盲埋孔使用

因为我们是定义到 default 约束，所以所有使用 default 约束的网络都可以使用我们定义的两个盲埋孔，我们以其中一个网络为例



当 TOP 层的走线拉出以后，可以看到在 options 菜单中，当前层为 TOP 层，下一层是 S1 层（为整个板子的第三层），VIA 对应过孔选择默认为我们定义的“VIA24_40_1T3”，也就是从第一层到第三层的盲孔。



然后手动修改下一层为 S2 层，Via 的选择自动修改为相应的的适用埋孔“VIA24_40_3T4”

再次双击添加 3layer to 4layer 的过孔即可！

Comtech 解决方案

- Cadence PCB 设计平台建设
- ECAD/CIS 库平台建设
- Allegro 软件二次开发
- PCB 项目设计及仿真外包服务
- Cadence 软件培训服务

Comtech 优势

- 实力雄厚的资深技术团队，多名 10 年以上经验的 FAE
- 丰富的 PCB 设计/EDA 平台建设等实践经验
- 出色的二次开发能力，为客户提供各种定制化开发需求
- 高效的技术服务平台，通过电话/邮件/Web/BBS，及时帮客户解决各类软件使用/设计相关问题
- 实战指导、项目现场支持等特色服务
- 最新技术资料下载客户专享通道，包括软件使用技巧、设计经验、国外技术文献翻译等
- 为客户提供量身定制的全面的针对性培训服务

联系方式

深圳总部：深圳市南山区高新科技园高新南九道 55 号微软科通大厦 11 楼

联系人：陈敏敏

地址：上海市桂林路 406 号华鑫中心 2 号楼 703-704 室

邮编：200050

手机：18017922811

电话：021-51696680-8057

传真：021-52370712